

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-72441

(P2002-72441A)

(43) 公開日 平成14年3月12日 (2002.3.12)

(51) Int.Cl. ⁷	識別記号	F I	テマコード(参考)
G 0 3 F 1/08		G 0 3 F 1/08	A 2 H 0 9 5
	5 2 1	7/20	5 2 1 5 B 0 4 6
G 0 6 F 17/50	6 5 8	G 0 6 F 17/50	6 5 8 M
H 0 1 L 21/027		H 0 1 L 21/30	5 0 2 P

審査請求 未請求 請求項の数16 O L (全 12 頁)

(21) 出願番号 特願2000-260518(P2000-260518)

(22) 出願日 平成12年8月30日 (2000.8.30)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 小野 祐作

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100102439

弁理士 宮田 金雄 (外1名)

Fターム(参考) 2H095 BB01 BB31

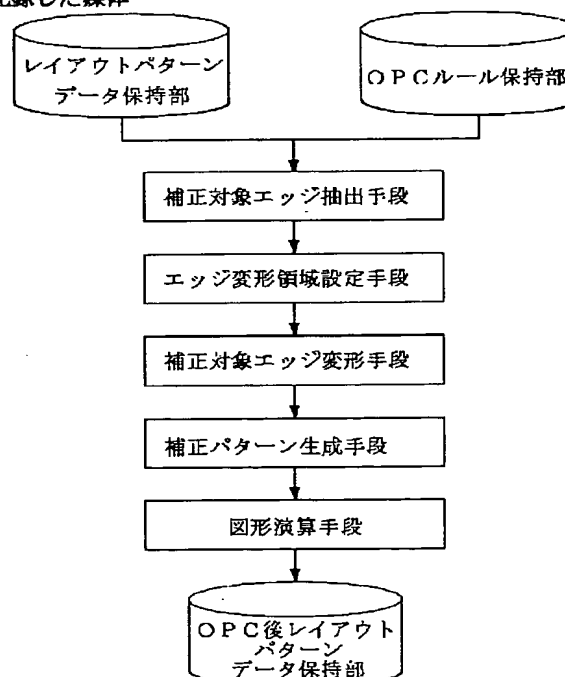
5B046 AA08 BA06 GA06

(54) 【発明の名称】 レイアウトパターンデータ補正装置及び方法及びそれを用いた半導体装置の製造方法並びにレイアウトパターンデータ補正プログラムを記録した媒体

(57) 【要約】

【課題】 OPCによる微小な突起、掘りこみ、段差図形の発生を防止し、データ量を削減するレイアウトパターンデータ補正装置を提供する。

【解決手段】 回路のレイアウトパターンから補正が必要なエッジを抽出する補正対象エッジ抽出手段3と、前記補正対象エッジ抽出手段3によって抽出された補正対象エッジの所定の点を中心として前記補正対象エッジの変形を行う範囲を設定するエッジ変形領域設定手段4と、前記エッジ変形領域設定手段4によって設定されたエッジ変形領域内における前記補正対象エッジを変形する補正対象エッジ変形手段5と、前記補正対象エッジ変形手段5によって変形された変形後補正対象エッジから補正パターンを生成する補正パターン生成手段6と、補正前の前記レイアウトパターンと前記補正パターンとに基づいて所定の図形演算処理を行う図形演算手段7とを備えた。



【特許請求の範囲】

【請求項1】 回路のレイアウトパターンから補正が必要なエッジを抽出する補正対象エッジ抽出手段と、前記補正対象エッジ抽出手段によって抽出された補正対象エッジの所定の点を中心として前記補正対象エッジの変形を行う範囲を設定するエッジ変形領域設定手段と、前記エッジ変形領域設定手段によって設定されたエッジ変形領域内における前記補正対象エッジを変形する補正対象エッジ変形手段と、前記補正対象エッジ変形手段によって変形された変形後補正対象エッジから補正パターンを生成する補正パターン生成手段と、補正前の前記レイアウトパターンと前記補正パターンとに基づいて所定の図形演算処理を行う図形演算手段とを備えることを特徴とする、レイアウトパターンデータ補正装置。

【請求項2】 補正対象エッジ変形手段は、補正対象エッジを変形領域内に存在する頂点まで伸縮させる手段を備えることを特徴とする、請求項1に記載のレイアウトパターンデータ補正装置。

【請求項3】 補正対象エッジ変形手段は、エッジ変形領域内に複数の頂点が存在する場合に、前記エッジ変形領域内に存在する任意の2頂点の距離が最大となる線分を新たに補正対象エッジとして生成する手段を備えることを特徴とする、請求項1に記載のレイアウトパターンデータ補正装置。

【請求項4】 補正パターン生成手段は、補正対象エッジと補正対象外エッジとの間に角度を設定し、その角度に応じて補正パターンの生成を行う手段を備えることを特徴とする、請求項1に記載のレイアウトパターンデータ補正装置。

【請求項5】 補正パターン生成手段は、変形後補正対象エッジが補正前レイアウトパターンのエッジと一致しない場合、変形後補正対象エッジと補正前レイアウトパターンデータとの間に発生する図形を新たな補正パターンとして生成する手段を備えることを特徴とする、請求項1に記載のレイアウトパターンデータ補正装置。

【請求項6】 以下のステップを備えたことを特徴とするレイアウトパターンデータ補正方法。

(a) 回路のレイアウトパターンから補正が必要なエッジを抽出する補正対象エッジ抽出ステップ；

(b) 前記補正対象エッジ抽出ステップによって抽出された補正対象エッジの所定の点を中心として前記補正対象エッジの変形を行う範囲を設定するエッジ変形領域設定ステップ；

(c) 前記エッジ変形領域設定ステップによって設定されたエッジ変形領域内における前記補正対象エッジを変形する補正対象エッジ変形ステップ；

(d) 前記補正対象エッジ変形ステップによって変形された変形後補正対象エッジから補正パターンを生成する

補正パターン生成ステップ；

(e) 補正前の前記レイアウトパターンと前記補正パターンとに基づいて所定の図形演算処理を行う図形演算ステップ。

【請求項7】 補正対象エッジ変形ステップは、補正対象エッジを変形領域内に存在する頂点まで伸縮させることを特徴とする、請求項6に記載のレイアウトパターンデータ補正方法。

【請求項8】 補正対象エッジ変形ステップは、エッジ変形領域内に複数の頂点が存在する場合に、前記エッジ変形領域内に存在する任意の2頂点の距離が最大となる線分を新たに補正対象エッジとして生成することを特徴とする、請求項6に記載のレイアウトパターンデータ補正方法。

【請求項9】 補正パターン生成ステップは、補正対象エッジと補正対象外エッジとの間に角度を設定し、その角度に応じて補正パターンの生成を行うことを特徴とする、請求項6に記載のレイアウトパターンデータ補正方法。

【請求項10】 補正パターン生成ステップは、変形後補正対象エッジが補正前レイアウトパターンのエッジと一致しない場合、変形後補正対象エッジと補正前レイアウトパターンデータとの間に発生する図形を新たな補正パターンとして生成することを特徴とする、請求項6に記載のレイアウトパターンデータ補正方法。

【請求項11】 コンピュータに以下のステップを実行させるためのレイアウトパターンデータ補正プログラムを記録した媒体。

(a) 回路のレイアウトパターンから補正が必要なエッジを抽出する補正対象エッジ抽出ステップ；

(b) 前記補正対象エッジ抽出ステップによって抽出された補正対象エッジの所定の点を中心として前記補正対象エッジの変形を行う範囲を設定するエッジ変形領域設定ステップ；

(c) 前記エッジ変形領域設定ステップによって設定されたエッジ変形領域内における前記補正対象エッジを変形する補正対象エッジ変形ステップ；

(d) 前記補正対象エッジ変形ステップによって変形された変形後補正対象エッジから補正パターンを生成する補正パターン生成ステップ；

(e) 補正前の前記レイアウトパターンと前記補正パターンとに基づいて所定の図形演算処理を行う図形演算ステップ。

【請求項12】 補正対象エッジ変形ステップは、補正対象エッジを変形領域内に存在する頂点まで伸縮させることを特徴とする、請求項11に記載の、レイアウトパターンデータ補正プログラムを記録した媒体。

【請求項13】 補正対象エッジ変形ステップは、エッジ変形領域内に複数の頂点が存在する場合に、前記エッジ変形領域内に存在する任意の2頂点の距離が最大とな

る線分を新たに処理対象エッジとして生成することを特徴とする、請求項11に記載の、レイアウトパターンデータ補正プログラムを記録した媒体。

【請求項14】 補正パターン生成ステップは、補正対象エッジと補正対象外エッジとの間に角度を設定し、その角度に応じて補正パターンの生成を行うことを特徴とする、請求項11に記載の、レイアウトパターンデータ補正プログラムを記録した媒体。

【請求項15】 補正パターン生成ステップは、変形後補正対象エッジが補正前レイアウトパターンのエッジと一致しない場合、変形後補正対象エッジと補正前レイアウトパターンデータとの間に発生する図形を新たな補正パターンとして生成することを特徴とする、請求項11に記載の、レイアウトパターンデータ補正プログラムを記録した媒体。

【請求項16】 請求項6ないし請求項10のいずれかに記載のレイアウトパターンデータ補正方法を用いた、半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造で用いる光リソグラフィやエッチング等のパターン形成プロセスで生じるパターン歪みを補正する、レイアウトパターンデータ補正装置に関するものである。

【0002】

【従来の技術】現在、半導体デバイスのデザインルールは $0.15\mu\text{m}$ レベルまで達しており、それを転写するためのステップの光源波長(KrFエキシマレーザを用いる場合で、 $0.248\mu\text{m}$)よりも小さくなっているのが現状である。このような状況では解像性が極端に悪化するため、変形照明技術といった特殊な転写技術によって解像性能を向上させている。これら特殊な転写技術を用いた場合は、解像性は向上するがパターンの忠実性は悪化する。また、エッチングプロセスなど他のプロセスにおいても、パターンの微細化によりパターンの疎密差によるパターンの寸法変動が発生する。

【0003】これらの問題に対応するために、所望のパターンが得られるように設計レイアウトパターンを変形するOPC(Optical Proximity Effect Correction)が広く行われている。このOPCの方法には3種類ある。シミュレーションの結果に基づいてパターンの変形を行うモデルベースOPC、および設計レイアウトパターンの図形的特徴、すなわち、各パターンの幅、隣接するパターンとの距離、コーナ部からの距離などを考慮して、設計レイアウトパターンを変形させる仕様(OPCルール)を予め設定しておき、このルールに基づいて設計レイアウトパターンの変形を行うルールベースOPC、そして、これら2種のOPCを組み合わせて用いる方法である。

【0004】パターンの微細化に伴い複雑なOPCが必

要となってくるため、OPC後の出力パターンデータも複雑な多角形になる。そのためOPC後の出力パターンデータには微小な突起、掘り込み、段差を持つ図形が多数発生してくる。微小な突起、掘り込み、段差を持つ図形が多数発生すると図形の頂点数が増し、データ量が増大するという問題が発生する。

【0005】従来のルールベースOPCについて説明する。図5に金属配線のレイアウトパターンデータを示す。現在ルールベースOPCには、DRC(Design Rule Check)ツールを用いるのが主流となっている。例として、パターンの間隔がある間隔(K1)以上開いている箇所のパターンを太くするOPCを考える。

【0006】最初に、DRCツールのスペーシングチェックを用いて間隔の狭い箇所のエッジを抽出する。例として18、19(図5)のパターンに注目する。図21に示すように、DRCを用いて間隔がK1未満のエッジ(100)(101)(102)を抽出する。次にK1未満で抽出されなかったエッジを抽出し、間隔がK1以上の補正対象エッジとする。このようにして、K1以上の間隔で抽出された補正対象エッジを図6に示す。

【0007】次に補正パターンを生成する。補正パターンの生成は、補正対象エッジをDRCツールでサイジング処理することにより行う。この場合はパターンを太くするOPCであるため、補正対象エッジを補正量分オーバーサイズする(図23)。この時、28(図6)のようなエッジをオーバーサイズ処理した場合には、図22に示すように鋭角の掘り込み(103)が生成される。次に、生成された補正パターンとOPC前のパターン間で図形演算処理を行い、最終的なOPC後レイアウトパターンを生成する。この場合は、生成された補正パターンとOPC前のパターン間でOR(加算)演算処理を行う。図形演算後のレイアウトパターンを図24に示す。図24を見て分かるように、微小な突起(105)、掘り込み(103)、段差(106)が発生しているのが分かる。

【0008】

【発明が解決しようとする課題】上記のような従来のルールベースOPCでは、微小な突起、掘り込み、段差図形をもつ多頂点の図形が多数存在し、そのため処理後のデータ量が増大するという問題があった。

【0009】この発明はかかる問題点を解決するためになされたものであり、本発明の目的は、OPCによる微小な突起、掘り込み、段差図形の発生を防止し、データ量を削減するレイアウトパターンデータ補正装置及び方法並びにレイアウトパターンデータ補正プログラムを記録した媒体を提供することである。

【0010】

【課題を解決するための手段】第1の発明にかかるレイアウトパターンデータ補正装置は、回路のレイアウトパターンから補正が必要なエッジを抽出する補正対象エッ

ジ抽出手段と、前記補正対象エッジ抽出手段によって抽出された補正対象エッジの所定の点を中心として前記補正対象エッジの変形を行う範囲を設定するエッジ変形領域設定手段と、前記エッジ変形領域設定手段によって設定されたエッジ変形領域内における前記補正対象エッジを変形する補正対象エッジ変形手段と、前記補正対象エッジ変形手段によって変形された変形後補正対象エッジから補正パターンを生成する補正パターン生成手段と、補正前の前記レイアウトパターンと前記補正パターンとに基づいて所定の図形演算処理を行う図形演算手段とを備えるものである。

【0011】また、第2の発明にかかるレイアウトパターンデータ補正装置は、補正対象エッジ変形手段は、補正対象エッジを変形領域内に存在する頂点まで伸縮させる手段を備えるものである。

【0012】さらに、第3の発明にかかるレイアウトパターンデータ補正装置は、補正対象エッジ変形手段は、エッジ変形領域内に複数の頂点が存在する場合に、前記エッジ変形領域内に存在する任意の2頂点の距離が最大となる線分を新たに補正対象エッジとして生成する手段を備えるものである。

【0013】また、第4の発明にかかるレイアウトパターンデータ補正装置は、補正パターン生成手段は、補正対象エッジと補正対象外エッジとの間に角度を設定し、その角度に応じて補正パターンの生成を行う手段を備えるものである。

【0014】さらに、第5の発明にかかるレイアウトパターンデータ補正装置は、補正パターン生成手段は、変形後補正対象エッジが補正前レイアウトパターンのエッジと一致しない場合、変形後補正対象エッジと補正前レイアウトパターンデータとの間に発生する図形を新たな補正パターンとして生成する手段を備えるものである。

【0015】また、第6の発明にかかるレイアウトパターンデータ補正方法は以下のステップを備えたものである。

- (a) 回路のレイアウトパターンから補正が必要なエッジを抽出する補正対象エッジ抽出ステップ；
- (b) 前記補正対象エッジ抽出ステップによって抽出された補正対象エッジの所定の点を中心として前記補正対象エッジの変形を行う範囲を設定するエッジ変形領域設定ステップ；
- (c) 前記エッジ変形領域設定ステップによって設定されたエッジ変形領域内における前記補正対象エッジを変形する補正対象エッジ変形ステップ；
- (d) 前記補正対象エッジ変形ステップによって変形された変形後補正対象エッジから補正パターンを生成する補正パターン生成ステップ；
- (e) 補正前の前記レイアウトパターンと前記補正パターンとに基づいて所定の図形演算処理を行う図形演算ステップ。

【0016】さらに、第7の発明にかかるレイアウトパターンデータ補正方法は、補正対象エッジ変形ステップは、補正対象エッジを変形領域内に存在する頂点まで伸縮させるものである。

【0017】また、第8の発明にかかるレイアウトパターンデータ補正方法は、補正対象エッジ変形ステップは、エッジ変形領域内に複数の頂点が存在する場合に、前記エッジ変形領域内に存在する任意の2頂点の距離が最大となる線分を新たに補正対象エッジとして生成するものである。

【0018】さらに、第9の発明にかかるレイアウトパターンデータ補正方法は、補正パターン生成ステップは、補正対象エッジと補正対象外エッジとの間に角度を設定し、その角度に応じて補正パターンの生成を行うものである。

【0019】また、第10の発明にかかるレイアウトパターンデータ補正方法は、補正パターン生成ステップは、変形後補正対象エッジが補正前レイアウトパターンのエッジと一致しない場合、変形後補正対象エッジと補正前レイアウトパターンデータとの間に発生する図形を新たな補正パターンとして生成するものである。

【0020】さらに、第11の発明にかかるレイアウトパターンデータ補正プログラムを記録した媒体は、コンピュータに以下のステップを実行させるものである。

- (a) 回路のレイアウトパターンから補正が必要なエッジを抽出する補正対象エッジ抽出ステップ；
- (b) 前記補正対象エッジ抽出ステップによって抽出された補正対象エッジの所定の点を中心として前記補正対象エッジの変形を行う範囲を設定するエッジ変形領域設定ステップ；
- (c) 前記エッジ変形領域設定ステップによって設定されたエッジ変形領域内における前記補正対象エッジを変形する補正対象エッジ変形ステップ；
- (d) 前記補正対象エッジ変形ステップによって変形された変形後補正対象エッジから補正パターンを生成する補正パターン生成ステップ；
- (e) 補正前の前記レイアウトパターンと前記補正パターンとに基づいて所定の図形演算処理を行う図形演算ステップ。

【0021】また、第12の発明にかかるレイアウトパターンデータ補正プログラムを記録した媒体は、補正対象エッジ変形ステップは、補正対象エッジを変形領域内に存在する頂点まで伸縮させるものである。

【0022】さらに、第13の発明にかかるレイアウトパターンデータ補正プログラムを記録した媒体は、補正対象エッジ変形ステップは、エッジ変形領域内に複数の頂点が存在する場合に、前記エッジ変形領域内に存在する任意の2頂点の距離が最大となる線分を新たに補正対象エッジとして生成するものである。

【0023】また、第14の発明にかかるレイアウトパ

ターンデータ補正プログラムを記録した媒体は、補正パターン生成ステップは、補正対象エッジと補正対象外エッジとの間に角度を設定し、その角度に応じて補正パターンの生成を行うものである。

【0024】さらに、第15の発明にかかるレイアウトパターンデータ補正プログラムを記録した媒体は、補正パターン生成ステップは、変形後補正対象エッジが補正前レイアウトパターンのエッジと一致しない場合、変形後補正対象エッジと補正前レイアウトパターンデータとの間に発生する図形を新たな補正パターンとして生成するものである。

【0025】また、第16の発明にかかる半導体装置の製造方法は、レイアウトパターンデータ補正方法を用いたものである。

【0026】

【発明の実施の形態】実施の形態1. 以下、実施の形態1を図を参照して説明する。図1は実施の形態1のレイアウトパターンデータ補正装置が動作するコンピュータであり、このコンピュータの構成を図2に示す。図1において、C1はコンピュータ本体、C2は表示装置、C3はプリンタ、C4はペン、C5はマウス、C6はキーボード、C7はプログラムやデータなどが記録されるフロッピー・ディスク、C7aはフロッピー・ディスクC7がセットされるFDドライブ、C8はプログラムやデータなどが記録されるCD-ROM、C8aはCD-ROMC8がセットされるCD-ROMドライブである。図2において、C1aは内部メモリ、C9はペンC4、マウスC5及びキーボードC6からなる入力装置、C10はハード・ディスクを内蔵したHDユニットである。

【0027】図3は、レイアウトパターンデータ補正装置の構成を示すブロック図である。同図において、1はレイアウトパターンデータを保持するレイアウトパターンデータ保持部、2はOPCのルールが記述されているファイルを保持するOPCルール保持部、3は補正が必要となるエッジを抽出する補正対象エッジ抽出手段、4はエッジを変形させる範囲を設定するエッジ変形領域設定手段、5は変形が必要となるエッジを変形する補正対象エッジ変形手段、6は補正対象エッジから補正パターンを生成する補正パターン生成手段、7は生成された補正パターンと元レイアウトパターン間で図形演算を行う図形演算手段、そして8はOPC後レイアウトパターンデータ保持部である。

【0028】レイアウトパターンデータ保持部1、OPCルール保持部2及びOPC後レイアウトパターンデータ保持部8はデータであり、補正対象エッジ抽出手段3、エッジ変形領域設定手段4、補正対象エッジ変形手段5、補正パターン生成手段6及び図形演算手段7はプログラムであるが、これらのデータやプログラムはHDユニットC10に内蔵されたハードディスクに記憶されていても良いし、フロッピー・ディスクC7やCD-R

OMC8などの記録媒体に記録されていても良い。なお、記録媒体は、フロッピー・ディスクやCD-ROMに限らず、例えばハードディスク、磁気テープ、メモリチップ、ICカードなどであっても良く、記録されたプログラムをコンピュータが読み取り可能なものであれば良い。

【0029】また、図4は上述した構成のレイアウトパターンデータ補正装置の動作を示すフローチャートである。

【0030】図5に金属配線のレイアウトパターンデータを示す。従来例と同様にパターンの間隔がある間隔(K1)以上空いている箇所のパターンを太くするOPCを考える。従来と同様に、補正対象となるエッジを抽出する(図6)(ステップS9)。次に、エッジを変形する範囲としてのエッジ変形領域を設定する。例として処理対象エッジ25(図6)に注目する(ステップS10)。エッジ25の拡大図を図7に示す。図7

(1)に示すように、処理対象エッジ25の開放端(33)を中心として、半径R1の円(32)をエッジ変形領域として設定する(ステップS11)。ここで、開放端とは、着目している処理対象エッジの端点のうち、他の補正対象エッジに接続されていない端点のことを言う。

【0031】次にその領域内に頂点が存在するか検索する。検索した結果、図7(1)に示すように領域内に頂点(34)が存在し、かつ処理対象エッジ上にある場合は、図7(2)に示して有るようにエッジ25を頂点34まで縮める。従って、エッジ25は消去される。同様に、エッジ23、24(図6)も消去される。逆の例として、エッジを延長する場合の例を図8に示す。同様に、図8(1)に示すように、処理対象エッジ36の開放端(37)を中心として、エッジ変形領域(35)を設定する。領域内に頂点(38)が存在し、かつ補正対象エッジ上にはないため、図8(2)に示して有るように、処理対象エッジ36を頂点38まで延長し、新たにエッジ39を生成する。また、領域内に頂点が存在しない場合の補正対象エッジ21、22、26、27、28、29、30、31(図6)は変形されない。次に、全処理対象エッジについて処理が終了したかどうかを判定して、未処理エッジが存在すれば、ステップS10に戻り、未処理エッジが残っていなければ次のステップに進む(ステップS13)。このようにしてエッジ変形処理を行った結果を図9に示す。

【0032】次に、補正パターン生成を行う(ステップS14)。従来例で示したとおり、DRCツールで、オーバーサイズ処理して補正パターンを生成すると、鋭角の掘りこみ図形が生成される場合がある(図22)。サイジング処理によって、突起、掘りこみ図形を生成しないようにする。例として図9の補正対象エッジ(28)に注目する。図10に補正対象エッジ28の拡大図を示

す。図10(1)に示すように、サイジング処理される補正対象エッジ(28)と隣接する補正対象外エッジ(40)との角度 θ を設定する。

【0033】角度 θ が、 $90^\circ < \theta < 180^\circ$ でオーバーサイズ処理を行う場合を図10(2)、アンダーサイズ処理を行う場合を図10(3)に示す。オーバーサイズ処理を行う場合は、図10(2)に示すように、補正対象エッジ28を補正量だけ図形の外側に平行移動したエッジの延長線と補正対象外エッジ40との交点41を求め、囲まれた図形を補正パターン(42)として抽出する。アンダーサイズ処理を行う場合は、図10(3)に示すように、補正対象エッジ28を補正量だけ図形の内側に平行移動したエッジと補正対象外エッジ40の延長線との交点47を求め、囲まれた図形を補正パターン(48)として抽出する。

【0034】また、角度 θ が、 $180^\circ < \theta < 270^\circ$ の場合の例を図11に示す。オーバーサイズ処理を行う場合は、図11(2)に示すように、補正対象エッジ44を補正量だけ図形の外側に平行移動したエッジと補正対象外エッジ43の延長線上の交点45を求め、囲まれた図形を補正パターン(46)として抽出する。アンダーサイズ処理を行う場合は、図11(3)に示すように、補正対象エッジ44を補正量だけ図形の内側に平行移動したエッジの延長線と補正対象外エッジ43との交点50を求め、囲まれた図形を補正パターン(51)として抽出する。いま、パターンを太くするOPCを行っているため、補正対象エッジ28は、オーバーサイズ処理された図10(2)のようになる。このようにして、補正パターンを生成したレイアウトパターンデータを図12に示す。

【0035】最後に、補正パターンとOPC前のパターン間でOR(加算)演算処理する(ステップS15)。演算処理後のレイアウトパターンを図13に示す。図13を見て分かるように、突起、掘りこみ、段差図形は発生していない。従って、図形の頂点数が減少し、データ量が削減できていることが分かる。以上のように、この実施の形態1に係る発明によれば、従来の突起、掘りこみ、段差によるデータ量の増大を解消できる。

【0036】実施の形態2。この実施の形態2に係る発明のレイアウトパターンデータ補正装置の構成を示すブロック図は図3と同様であり、またその動作を示すフローチャートも図4と同様なので、ここではその説明は省略する。前記実施の形態1では、エッジ変形領域に頂点が1つしか存在しなかったが、OPC前レイアウトパターンデータに既に微かな段差が存在する場合、または、OPC後レイアウトパターンデータに対してさらにOPCを行う場合には、エッジ変形領域に複数頂点が存在してくる場合がある。

【0037】図14に金属配線のレイアウトパターンデータを示す。同図には、連続段差(73)、段差(7

4)が存在する。例として、パターンの間隔がある間隔(K2)以下となっている箇所のパターンを細くするOPCを考える。従来と同様にして、補正対象となるエッジを抽出する(図15)(ステップS9)。次に、エッジを変形するエッジ変形領域を設定する。例として、処理対象エッジ77(図15)に注目する(ステップS10)。エッジ77の拡大図を図16に示す。図16

(1)に示すように、処理対象エッジ77の開放端(83)を中心として、半径R1の円(81)をエッジ変形領域として設定する(ステップS11)。次にその領域内に頂点があるか検索する。検索した結果、検索領域に複数の頂点が存在する場合は、領域内の任意の2頂点を直線で結んだ場合に、その距離が最大となる線分を新たな処理対象エッジとして生成する(ステップS12)。

【0038】図16(1)に示してあるように、エッジ変形領域内に5つの頂点(82)(84)(85)(86)(87)が存在する。この場合、頂点82と頂点87を結んだ場合の距離が最大であるため、この線分を新たに処理対象エッジ(88)として生成する(図16(2))。次に、全処理対象エッジについて処理が終了したかどうかを判定して、未処理エッジが存在すれば、ステップS10に戻り、未処理エッジが残っていなければ次のステップに進む(ステップS13)。このようにしてエッジ変形処理を行った結果を図17に示す。

【0039】次に、補正パターン生成を行う(ステップS14)。例として、補正対象エッジ88(図17)に注目する。前記実施の形態1で示したようにして、補正対象外エッジ90との間に突起が発生しないようにアンダーサイズを行う。このようにして生成された補正パターン91を図18に示す。次に、パターンを細くするOPCであるため、この補正パターン(91)とOPC前のパターン間でNOT(減算)演算処理を行うと、92(図18)の部分が突起図形として残ってしまう。

【0040】これをなくすために、図19に示してあるように、エッジ88とOPC前のパターン間で生成される図形92、93、94を生成する。まず、図形93、94をOPC前のパターンにOR(加算)演算処理を行い、さらに、その結果に対して図形92をNOT(減算)演算処理する(ステップS15)。次に、このようにして生成されたパターンと補正パターン(91)で、NOT(減算)演算処理を行う(ステップS15)。

【0041】このようにして生成された演算処理後のレイアウトパターンを図20に示す。図20を見て分かるように、OPCによって、不要な突起、掘りこみ、段差図形が発生されていないだけでなく、73、74(図14)の段差が削除されている。従って、図形の頂点数が減少し、データ量が削減できていることは明白である。以上のように、この実施の形態2に係る発明によれば、従来の突起、掘りこみ、段差によるデータ量の増大を解消できる。

【0042】

【発明の効果】この発明は、以上説明したように構成されているので、以下に示すような効果を奏する。

【0043】第1ないし第16の発明によれば、補正対象エッジを抽出し、エッジ変形領域を設定し、補正対象エッジを変形し、補正パターンを生成し、図形演算を行うので、従来の突起、掘りこみ、段差によるデータ量の増大を解消できる。

【図面の簡単な説明】

【図1】実施の形態1のレイアウトパターンデータ補正装置が動作するコンピュータを示す図である。

【図2】図1のコンピュータの構成を示す図である。

【図3】実施の形態1のレイアウトパターン補正装置のブロック図を示す図である。

【図4】実施の形態1のレイアウトパターン補正装置のフローチャートを示す図である。

【図5】実施の形態1の金属配線のレイアウトパターンを示す図である。

【図6】実施の形態1の補正対象エッジ抽出後のレイアウトパターンを示す図である。

【図7】実施の形態1の補正対象エッジ変形方法(1)を示す図である。

【図8】実施の形態1の補正対象エッジ変形方法(2)を示す図である。

【図9】実施の形態1のエッジ変形処理後のレイアウトパターンを示す図である。

【図10】実施の形態1の補正パターン生成方法(1)を示す図である。

【図11】実施の形態1の補正パターン生成方法(2)を示す図である。

【図12】実施の形態1の補正パターン生成後のレイ

アウトパターンを示す図である。

【図13】実施の形態1のOPC後のレイアウトパターンを示す図である。

【図14】実施の形態2の金属配線のレイアウトパターンを示す図である。

【図15】実施の形態2の補正対象エッジ抽出後のレイアウトパターンを示す図である。

【図16】実施の形態2の補正対象エッジの変形方法を示す図である。

【図17】実施の形態2のエッジ変形処理後のレイアウトパターンを示す図である。

【図18】実施の形態2の補正パターン生成(1)を示す図である。

【図19】実施の形態2の補正パターン生成(2)を示す図である。

【図20】実施の形態2のOPC後のレイアウトパターンを示す図である。

【図21】DRCツールによるエッジ抽出を示す図である。

【図22】従来例の補正対象エッジのオーバーサイズを示す図である。

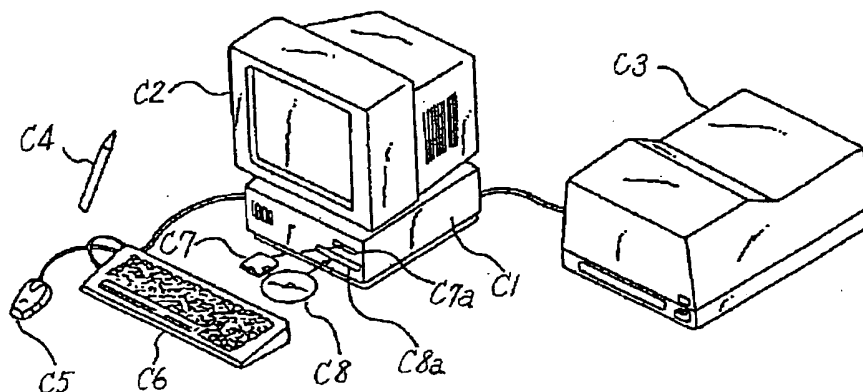
【図23】従来例の補正対象エッジオーバーサイズ後のレイアウトパターンを示す図である。

【図24】従来例のOPC後のレイアウトパターンを示す図である。

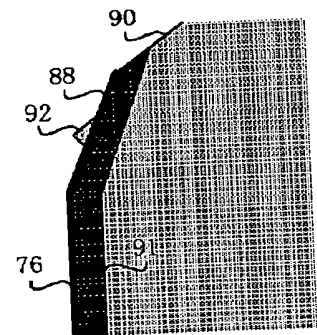
【符号の説明】

- 3 補正対象エッジ抽出手段
- 4 エッジ変形領域設定手段
- 5 補正対象エッジ変形手段
- 6 補正パターン生成手段
- 7 図形演算手段

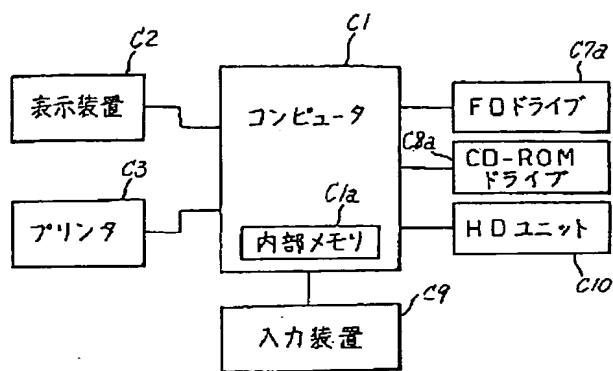
【図1】



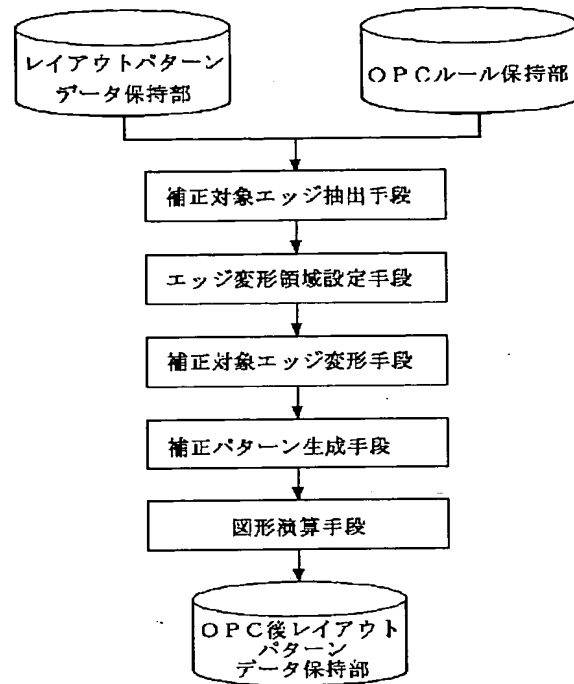
【図18】



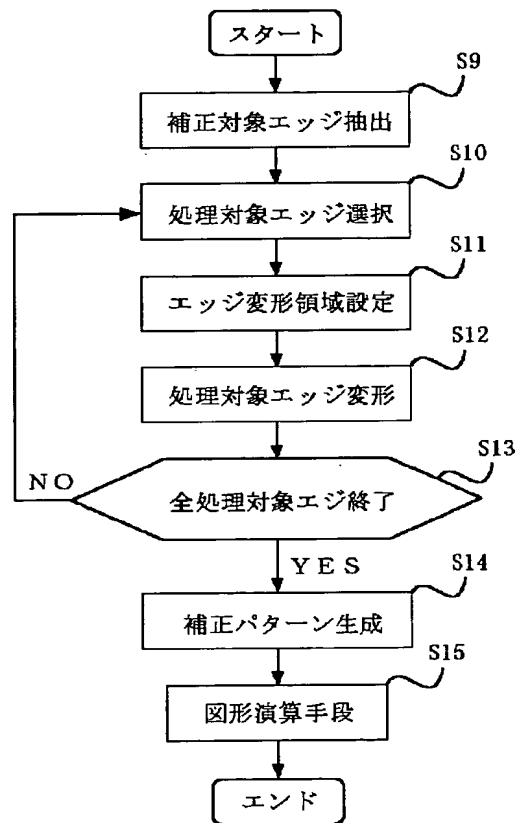
【図2】



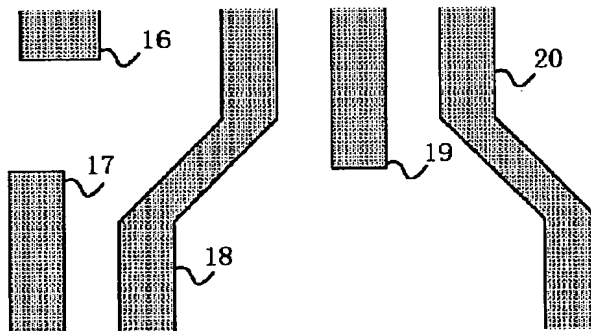
【図3】



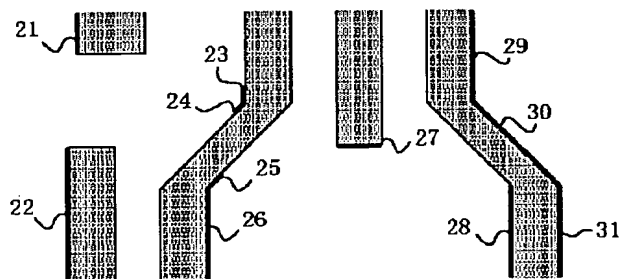
【図4】



【図5】

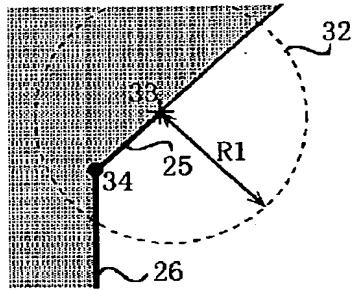


【図6】



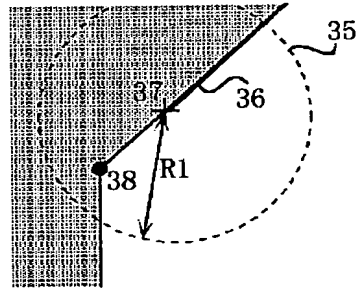
【図7】

(1)

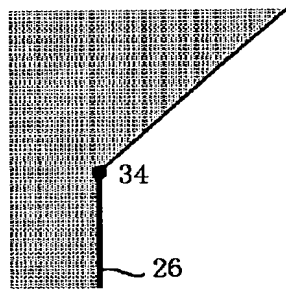


【図8】

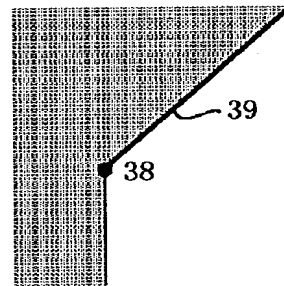
(1)



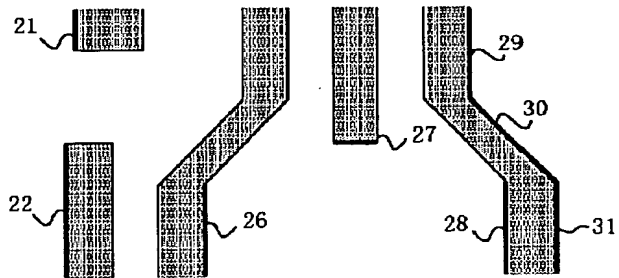
(2)



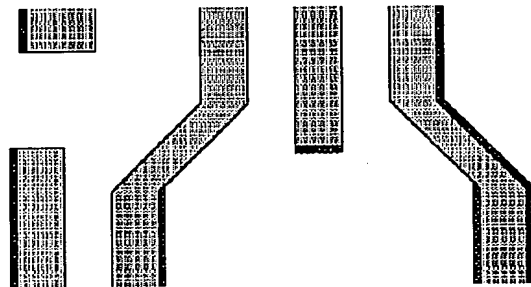
(2)



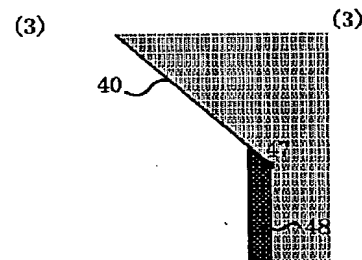
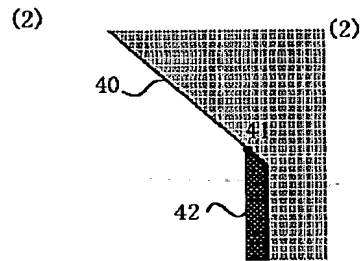
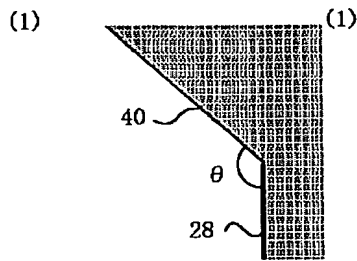
【図9】



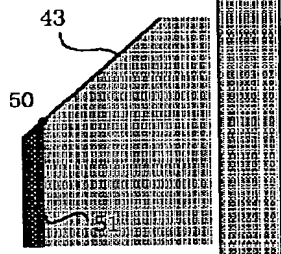
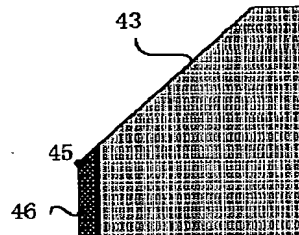
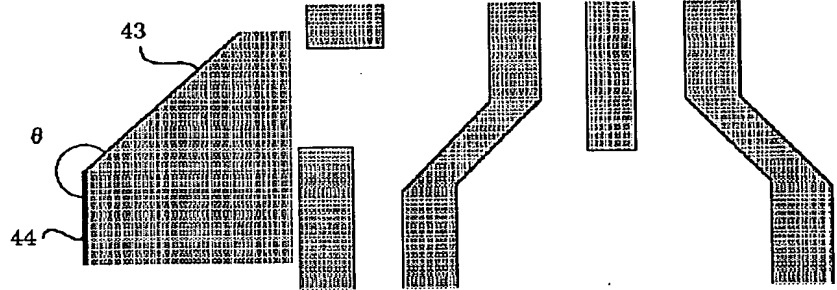
【図12】



【図 10】

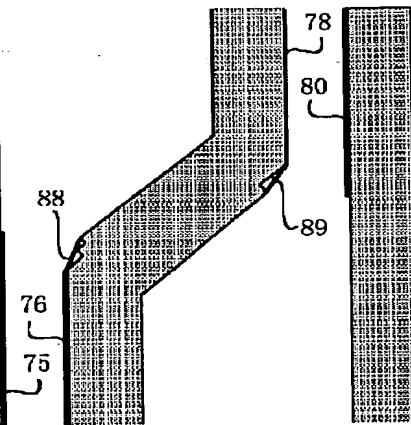


【図 11】



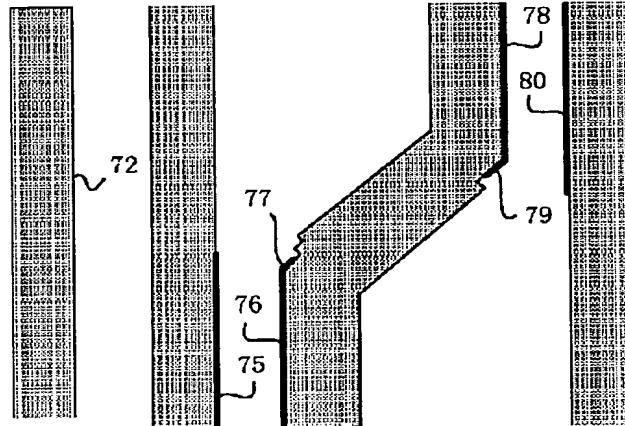
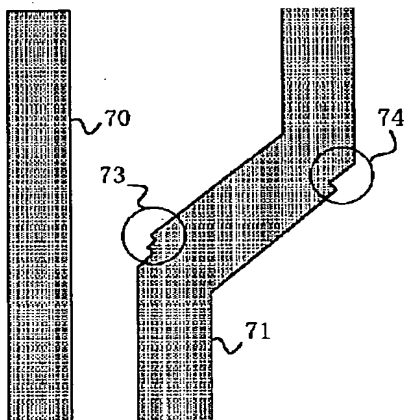
【図 13】

【図 17】

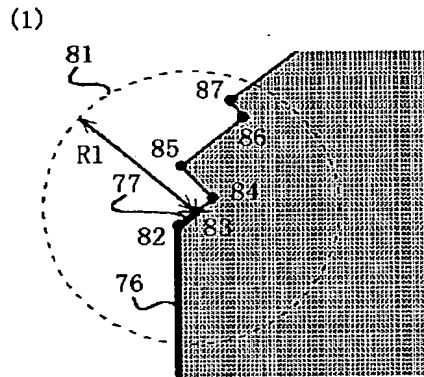


【図 14】

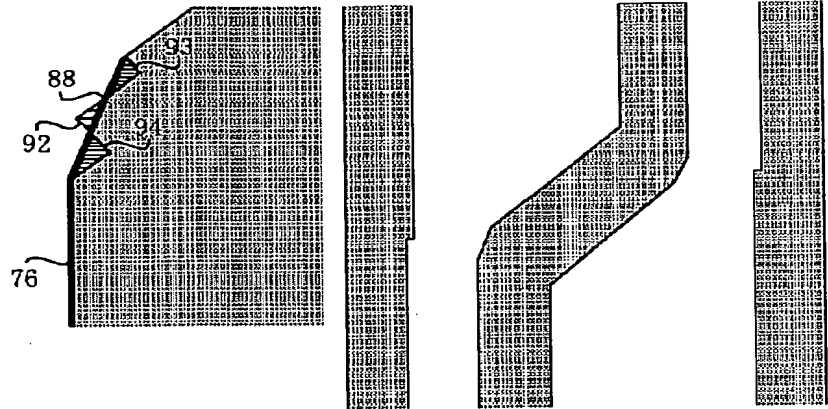
【図 15】



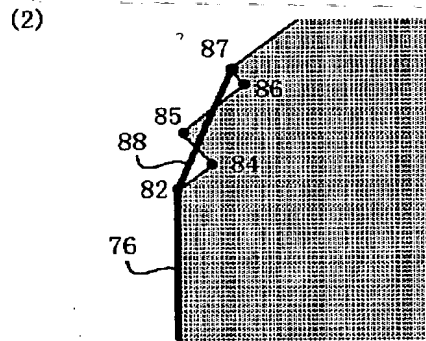
【図16】



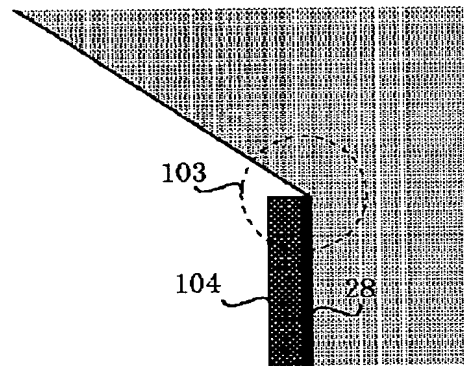
【図19】



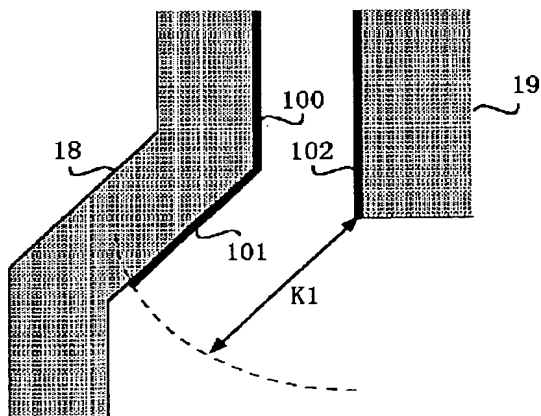
【図20】



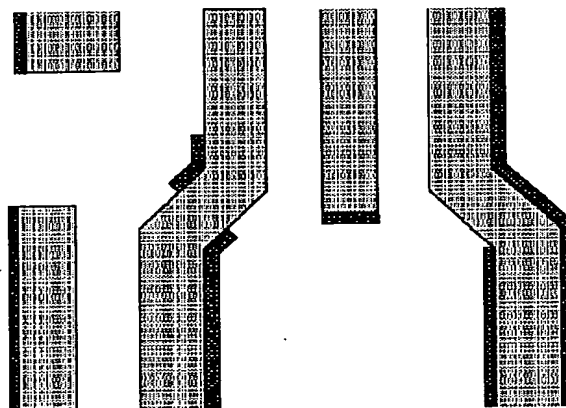
【図22】



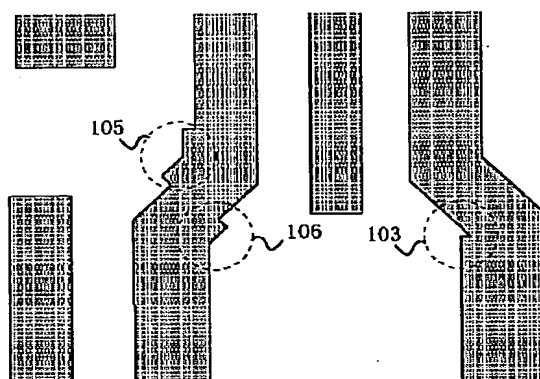
【図21】



【図23】



【図 24】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.